

スイッチング電源小型化に寄与する ノイズキャンセル技術

大西 浩之, 長岡 真吾, 財津 俊行

近年、製造業では熟練技能者の不足や人件費高騰の影響を抑えるため AI や IoT を活用した業務効率の改善やコストの削減を求められている。これらのニーズを満たすため制御盤内の機器は増加し、スペースの確保が課題となっている。特に電源は制御盤内において大きなスペースを占有するため小型化が重要である。一般に、電源の小型化はスイッチング周波数の高周波化によって実現されてきた。しかし高周波化によりスイッチング素子から発生するノイズ量が増えることで EMI フィルタのサイズは大きくなり電源全体の小型化を阻害していた。本論文ではキャンセリング方式に着目し、新たにノイズキャンセル用補助巻き線の巻き数比を調整することで、低ノイズ化と EMI フィルタの小型化を両立する手法を提案する。本手法は入力電圧 AC 100 V ~ 240 V、出力電力 480 W のスイッチング電源に適用され、実機評価の結果従来比で EMI フィルタを約 50%、電源全体では約 10% 小型化することができた。

Noise Cancellation for Miniaturization of Switched Mode Power Supply

ONISHI Hiroyuki, NAGAOKA Shingo and ZAITSU Toshiyuki

In recent years, it has been necessary to improve operational efficiency and reduce costs by using AI and IoT in the manufacturing industry to reduce the impact of the shortage of skilled workers and increased labor costs. To meet these requirements, the amount of equipment in the control panel is increasing, and the space for new equipment is an important issue. The power supply occupies a large space in the control panel and must be reduced in size. In general, miniaturization of power supplies has been realized by higher the switching frequency. However, the higher switching frequency increases the noise emission level and requires an additional EMI filter. We propose a new noise cancellation design process that optimizes the tradeoff between current injection capacitance and auxiliary winding voltage by adjusting the turns ratio of the cancellation winding. By applying this design process to a 100 V to 240 V AC, 480 W output power supply, the volume of the EMI filter is reduced by approximately 50%, and the overall power supply volume is reduced by approximately 10%.

1. まえがき

1.1 スwitchング電源小型化の意義

近年、製造業では人口減少に伴う労働者不足や人件費高騰の影響を抑えるため AI や IoT を活用した業務効率の改善やコストの削減を求められている。これらのニーズを満たすため、オムロンでは装置の診断機能、寿命予測などを実現する様々な機器を開発している。このような商品を製造現場で使用するには工場のラインにある制御盤内に機器を

設置する必要がある。しかし現状の制御盤内に新たな機器を設置するスペースは限られている。一方、制御盤自体の省スペース化も求められておりこれら相反する要求を満たすため、特に大きなスペースを占有しているスイッチング電源を小型化する必要がある。

1.2 スwitchング電源の小型化の課題

図1に制御盤内に用いられる数百Wクラスのスイッチング電源の構成を示す。スイッチング電源は商用 AC に直接つながるため、入力の EMI フィルタ、PFC (力率改善) 回路、絶縁 DCDC 回路の 3 つの回路で構成されている¹⁾。

Contact : ONISHI Hiroyuki hiroyuki.onishi@omron.com

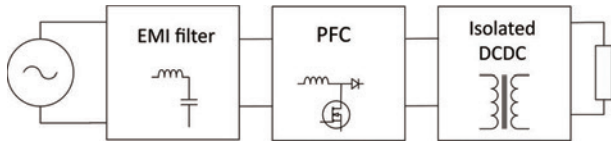


図1 スwitching電源の構成

これらは体積的にそれぞれ約 20%、35%、35%の構成となっているのが一般的である。それぞれ小型化の検討はなされているが、本論文では特に EMI フィルタの小型化について述べる。なお、ノイズ発生源の PFC 回路と EMI フィルタは密接に関係しているため本論文では PFC 回路のノイズ発生メカニズムから EMI フィルタのノイズ低減策まで解説する。

PFC 回路の小型化は高周波化によって受動部品（磁性部品、キャパシタ）を小型化し、低ロスのパワー半導体を使いこなすことで実現してきた。しかしながら高周波化の副作用としてノイズ成分が高周波化し EMI フィルタサイズが大きくなる問題が顕在化してきた²⁾。

1.3 提案するノイズキャンセル手法

一般的に、ノイズ低減にはフィルタリング手法、キャンセルリング手法があるが、本研究は高周波ノイズの低減を行うため、キャンセル方式に着目して検討を行った。キャンセル方式の先行研究として PFC 昇圧用インダクタにキャンセル用補助巻き線を付加する手法がある³⁾。この方法は主巻き線と補助巻き線を同じ巻き数比 (1:1) で使うためノイズキャンセル効果的には理想的ではあるが、高電圧が発生するため安全上の制約（沿面距離等）から基板のサイズが大きくなってしまいう課題がある。他の先行研究では PFC 昇圧用インダクタのキャンセル用補助巻き線の巻き数を N:1 とし対策を行う手法がある⁴⁾ が、N とキャパシタ容量の最適化については述べられていない。

本提案では PFC 昇圧用インダクタのキャンセル用補助巻き線の巻き数比 N:1 を調整することでキャンセル巻き線電圧と、キャンセル電流注入用キャパシタ容量の最適化を行う。この最適化によりノイズ低減効果と EMI フィルタの小型化の両立を図る。

第 2 章では PFC におけるノイズ発生メカニズムを説明し、第 3 章で本提案の PFC の既存巻き線を活用したノイズキャンセル手法について説明する。第 4 章ではパラメータの最適化を、第 5 章ではシミュレーション及び実験による本提案手法の有効性について説明する。第 6 章で実際の EMI 測定結果を示す。第 7 章では本論文のまとめと商品における小型化の効果について示す。

2. PFC 回路におけるノイズ発生のメカニズム

スイッチング電源回路から発生する主要なノイズはコモンモードである。PFC のコモンモードノイズ原因は①ダイ

ファレンシャルモード電流のモード変換、②パワー半導体の電圧変動により発生する FG（フレームグラウンド）電位への電流が挙げられる⁵⁾⁶⁾。特にノイズ量として支配的である後者について説明する。

PFC 回路のブロック図を図 2 に、商用 AC（50 Hz または 60 Hz）の半周期におけるインダクタ電流の挙動を図 3 に示す。一般的に電流連続モード（CCM）制御の PFC 回路は定格負荷動作時には動作モードは CCM であるが、軽負荷時には電流不連続モード（DCM）となる。この DCM 期間中に発生するノイズが EMI フィルタの大型化を招いていた。以下にその理由を示す。

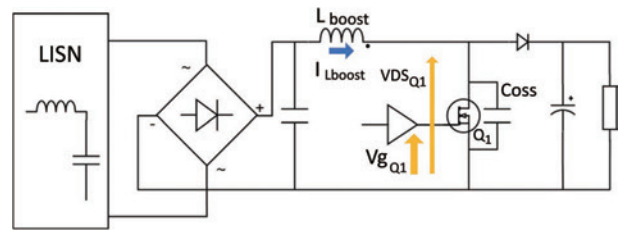


図 2 PFC 回路のブロック図

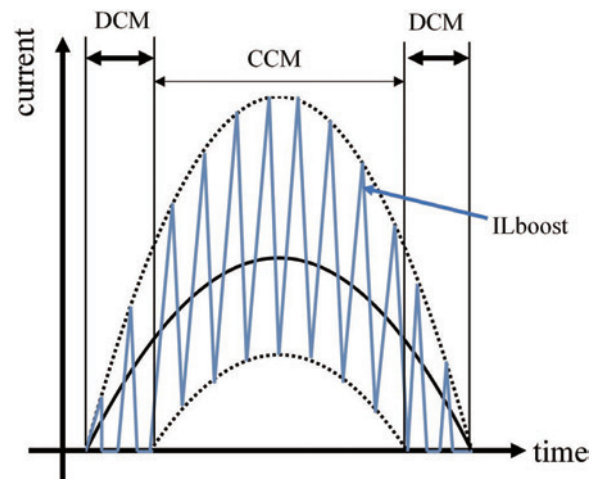


図 3 商用 AC 半周期におけるインダクタ電流

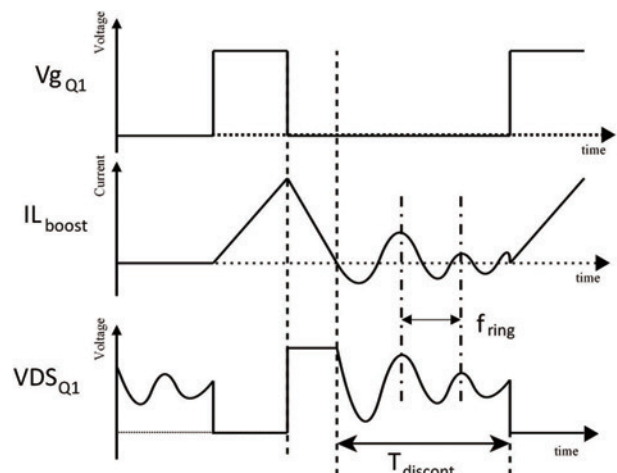


図 4 DCM 動作中のスイッチング波形

図4にDCM動作中のスイッチング波形を示す。DCM動作時の非導通期間 T_{discont} において、パワー半導体 Q1 の出力容量 C_{oss} と昇圧用インダクタンス L_{boost} との間で共振回路が形成され、パワー半導体のドレイン-ソース間で自由振動が発生し電圧リングングとして観測される。この時の電圧リングング周波数は式(1)で表される。

$$f_{\text{ring}} = \frac{1}{2\pi\sqrt{L_{\text{boost}} \cdot C_{\text{oss}}}} \quad (1)$$

ここで、PFCのスイッチング周波数を高周波化すると L_{boost} インダクタンス値を小さくすることができるが C_{oss} は同等のため式(1)より電圧リングング周波数は上昇する。高周波側ではEMIフィルタのノイズ抑制効果が低下するため、観測されるノイズが増加する。

この電圧リングングが、パワー半導体の寄生容量を介してノイズ電流として伝わり、コモンモードノイズになるメカニズムを説明する。

図5に示すように、パワー半導体は放熱のためFG電位であるヒートシンクに接続されている。パワー半導体の冷却面であるドレイン端子の電位変動により、半導体-ヒートシンク間結合容量 C_{para} を通してFG電位への電流 I_{C_para} を発生させる。この電流はコモンモード電流 I_{FG} としてFGに流れる。図6(a)にキャンセル電流無しの場合の I_{C_para} 、 I_{FG} 波形を示す。 I_{FG} はスイッチング電源回路の外側へ流れ込

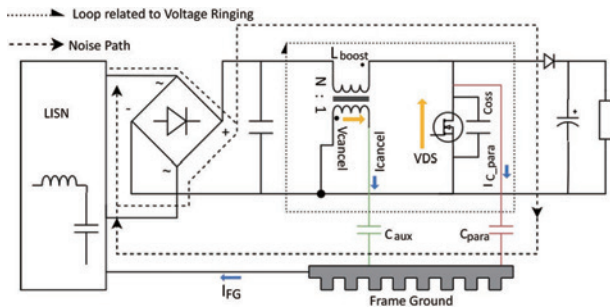


図5 巻き数比 N:1 のキャンセル巻き線を持つ PFC 回路

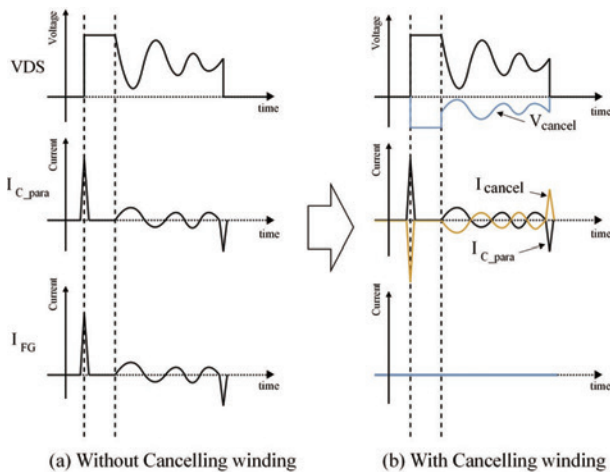


図6 各部の動作波形外観

むため、スイッチング電源以外の機器からはコモンモードノイズとして見える。式(1)で表される電圧リングングによりパワー半導体のドレイン端子の電位変動が大きくなるため、図6(a)に示すように、 I_{C_para} は増大し結果としてコモンモードノイズが増加する。

3. 提案するノイズキャンセル手法

ノイズキャンセル法を適用すると図6(b)に示すように、 I_{C_para} と逆相の電流 I_{cancel} がFG電位へ流れ込むため、 I_{C_para} と I_{cancel} が打ち消し合うことで I_{FG} は減少しコモンモードノイズを低減することができる。本研究では昇圧用インダクタにノイズキャンセル用の補助巻き線を活用する際に以下の2点を工夫した。①昇圧用インダクタ補助巻き線の巻き数比を N:1 にすることによる補助巻き線電圧の低減、②本巻き数比とキャンセル電流注入用キャパシタ容量の最適化を行う事で低ノイズ化を行う事で、十分なノイズ抑制効果を確認しEMIフィルタの小型化を実現する。

図5の昇圧インダクタに N:1 のキャンセル巻き線を追加することで、図6(b)に示すように、VDS とは逆相の電圧 V_{cancel} が生成される。 V_{cancel} のピーク値 $V_{\text{cancel_peak}}$ は式(2)で表される。

$$V_{\text{cancel_peak}} = \frac{V_{\text{DS}}}{N} = \frac{V_{\text{out}}}{N} \quad (2)$$

ここで、VDSピーク値はPFC出力電圧の V_{out} と同等となるため、 $V_{\text{cancel_peak}}$ は V_{out} によって表現することができる。式(2)より $V_{\text{cancel_peak}}$ は N により調整可能であることがわかる。N を大きくし $V_{\text{cancel_peak}}$ を既存の補助電源用巻き線と同等の電圧に下げること、その他パターンとの沿面距離を緩和することができる。

一方ノイズ電流を完全にキャンセルするには図6(b)に示すように、 I_{C_para} に対して逆相で同じ大きさの電流 I_{cancel} が必要である。ここで、キャパシタに流れる電流は印加する電圧の微分に比例するため I_{cancel} と I_{C_para} は次式で表される。

$$I_{\text{cancel}} = C_{\text{aux}} \cdot \frac{dV_{\text{cancel}}}{dt} \quad (3)$$

$$I_{C_para} = C_{\text{para}} \cdot \frac{dV_{C_para}}{dt} \quad (4)$$

ここで C_{aux} はキャンセル電流注入用キャパシタ、 V_{C_para} は C_{para} に印加される電圧で、 V_{C_para} ピーク値は VDS ピーク値と同等となる。式(3)(4)および、 $V_{\text{cancel}} = V_{C_para}/N$ より、 $I_{\text{cancel}} = I_{C_para}$ を満たす C_{aux} は式(5)で表される。

$$C_{\text{aux}} = N \cdot C_{\text{para}} \quad (5)$$

以上より C_{aux} は N により調整可能であることがわかる。N を小さくする事で、キャンセル電流注入用キャパシタの容量を小さくする事ができ回路自体も小型化することができる。

4. パラメータの最適化

3章より V_{cancel_peak} は N が大きい方が良い (小型)、 C_{aux} は N が小さい方が良い (小型) 事がわかった。よって表1の条件の下で、 N の最適化を図る。

表1 解析のための前提条件

| | |
|-------------------------|----------------------|
| MOSFET-FG 間寄生容量 | 33 pF |
| 昇圧用インダクタ | 98 μ H |
| 昇圧用インダクタ 1次側巻き数 | 36.5 Ts |
| V_{out} 出力電圧 | 383 V |
| C_{aux} 最大容量 | 1000 pF |
| V_{cancel_peak} 最大電圧 | 40 V |
| C_{aux} 種類 | 村田製作所 DE1 KX シリーズ |

表1において C_{aux} 最大容量については部品サイズを考慮し、外形寸法が 8 mm のラインナップにおける最大容量である 1000 pF とした。また V_{cancel_peak} 最大電圧については安全規格を考慮し最大値 40 V と設定した。表1を基にした式(2)、および式(5)のプロットを図7に示す。

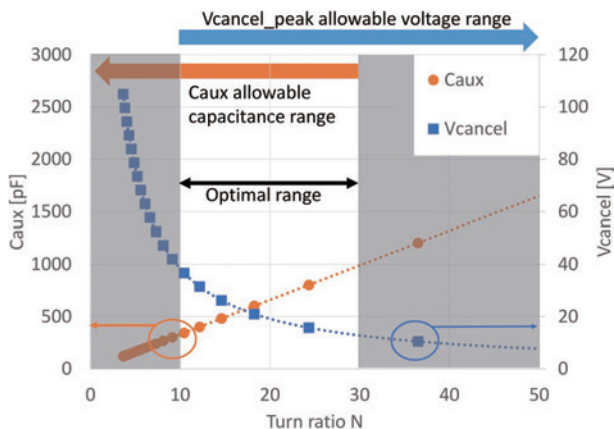


図7 補助巻き線巻き数を変更したときの V_{cancel_peak} と C_{aux} キャパシタ容量の値

V_{cancel_peak} 最大電圧を考慮すると巻き数比 N は 10 以上とする必要がある。また C_{aux} 最大容量を考慮すると巻き数比は 30 未満とする必要がある。以上より巻き数比 N の選択可能な範囲は 10 以上、30 未満となる。今回は巻き数比 N として選択可能範囲の中央付近である 18.25 (補助巻き線巻き数が 2 Ts) を選択した。このとき V_{cancel_peak} 電圧は約 21 V である。 C_{aux} 容量は式(5)より計算上では約 600 pF となるが、これはノイズ電流を完全にキャンセルする場合である。本論文では事前のノイズ測定結果よりノイズレベルを 6 dB μ V 程度低減すれば良いのでキャンセル効果としてノイズ電流を 1/2 にすることを目標とした。このため C_{aux}

容量として 600 pF のおおよそ半分である 330 pF を選択した。図8は C_{aux} を 330 pF にした場合の動作波形を示す。

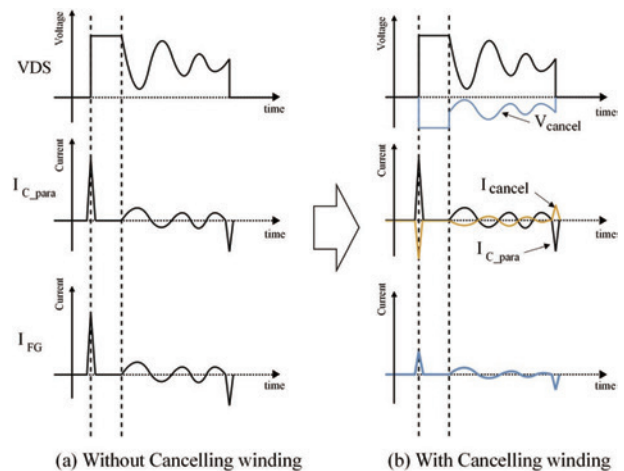


図8 C_{aux} を 330 pF にした場合の動作波形外観

5. シミュレーション及び実験結果

本提案のキャンセル方式の共振動作波形を確認するために、パラメータ最適化結果に基づきシミュレーションおよび実機で観測を行った。表2にシミュレーションパラメータおよび、実験に用いた電源スペックを示す。

表2 シミュレーションパラメータおよび実験に用いた電源スペック

| | |
|----------------------------|---|
| 入力電圧 | AC100-240 V 試験時 AC240 V |
| 出力電圧 | 24 V |
| 定格出力電力 | 480 W |
| PFC スイッチング周波数 | 140 kHz |
| MOSFET $C_{o(er)}$ | 123 pF ($V_{DS}=0-400$ V, $V_{gs}=0$ V) |
| 昇圧用インダクタ (インダクタンス、巻き数比) | 98 μ H 36.5 Ts:2 Ts |
| C_{aux} | 330 pF |

図9にシミュレーション波形を示す。DCM 動作時における電圧リングングによりノイズ電流 I_{C_para} が発生していること、キャンセル電流 I_{cancel} は I_{C_para} に対して逆相でおおよそ 1/2 の電流になっていることが確認できた。ノイズ電流 I_{FG} については I_{C_para} と比較して想定通り半分程度に抑えられている事が確認できた。また主巻線巻き数 36.5 Ts に対して補助巻き線巻き数を 2 Ts にする事で、 V_{cancel_peak} 電圧を 40 V 以下に抑制できている。なおこの時のシミュレーションの電圧リングング周波数は 565 kHz であった。

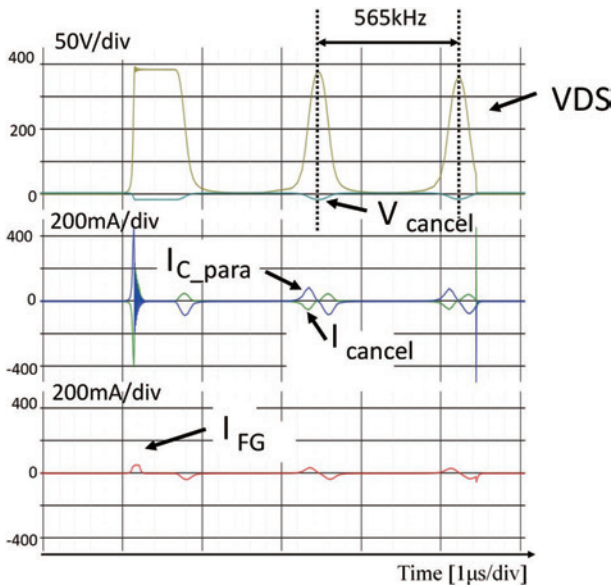


図9 シミュレーションによるノイズ電流とキャンセル電流

図10に実機における観測波形を示す。DCM動作による電圧リングングおよび補助巻き線による逆相電圧を確認できた。この時に観測された電圧リングング周波数は549kHzであった。パワー半導体の C_{ross} は電圧依存性を持つためリングング周波数を計算で求めるのは困難である。よって、 C_{oss} 電圧依存性を考慮した図9シミュレーション結果は妥当であると考えられる。

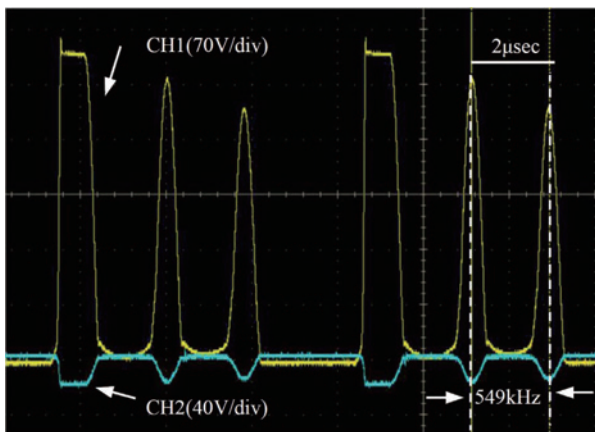


図10 実機でのスイッチング波形 (CH1: FET-VDS電圧、CH2: 補助巻き線電圧)

6. 伝導ノイズ測定結果

本提案のノイズキャンセル方式の有効性を確認するためにEMIフィルタを従来の2段構成から1段構成へと小型化し、実機により伝導ノイズの測定を行った。図11にノイズキャンセル無しの場合の伝導ノイズ測定結果を、図12に本提案のノイズキャンセル有りの場合を示す。図11、図12どちらもノイズの規格であるEN 55011 ClassBに準拠して測定を行った。図の縦軸にノイズレベル、横軸に周波数を示す。

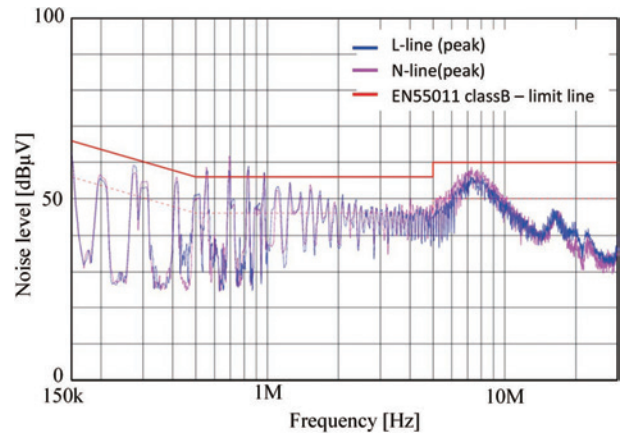


図11 実機でのEMI (ノイズキャンセル無し)

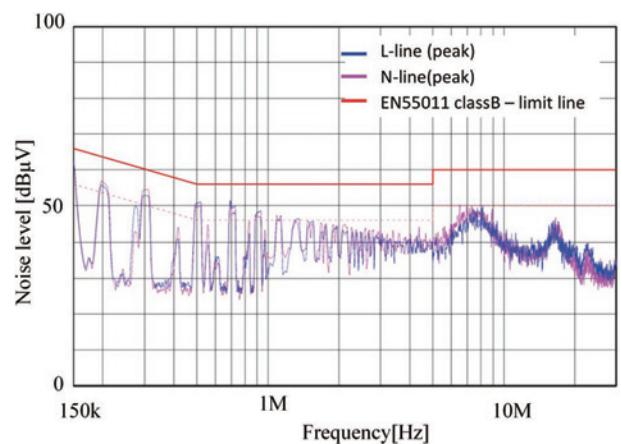


図12 実機でのEMI (ノイズキャンセルあり)

図11ではPFCスイッチング周波数である140kHzの高調波ノイズ(280kHz, 420kHz, ...)は全体的に高めに推移している。また140kHzの4次から7次の高調波である560kHz, 700kHz, 840kHz, 980kHz近傍に特徴的なノイズの増大が観測された。図10においてVDS電圧のリングング周波数が549kHzであるため、図11における560kHz近傍のノイズは電圧リングングの重畳が原因と考えられる。同様に700kHz, 840kHz, 950kHzのVDS電圧リングングが実機において確認できたため、スイッチング周波数の高調波にリングング周波数が重畳したのが原因であると考えられる。またノイズピークがEN 55011 ClassB限度値を超えている周波数帯域が存在するため、ノイズ試験に不合格となる事がわかった。

図12では本提案のキャンセル手法によってPFCスイッチング周波数の高調波およびVDS電圧リングング周波数のノイズピークが5~10dB低減されていることが確認できた。ノイズピークはすべての周波数において1段構成のEMIフィルタにおいてもEN 55011 ClassBを十分に満足する事がわかった。以上の結果より本提案のノイズキャンセル方式の有効性を確認できた。

7. むすび

本論文では高周波化によるスイッチング周波数起因の高周波コモンモードノイズ増大に伴うEMIフィルタ大型化の問題を解決するため、ノイズキャンセルを実現する新しい設計手法を提案した。PFC昇圧用インダクタに追加したノイズキャンセル用補助巻き線の巻き数比N:1を調整することで、キャンセル巻き線電圧とキャンセル電流注入用キャパシタ容量の最適化し、低ノイズ化とEMIフィルタの小型化を両立した。本提案の有効性を確認するため、シミュレーションおよび実機検証を行った。その結果EMIフィルタが1段構成であってもノイズキャンセル無しの条件と比較して、約10 dB μ Vの伝導ノイズ低減が認められ、十分なノイズキャンセル効果を確認した。本提案を適用した際の小型化効果について図13に、実際の形状の写真を図14に示す。本提案手法により電源全体の約20%を占めるEMIフィルタ体積を従来商品比約50%に小型化することができた。電源全体としては従来比約10% (=50% \times 20%) 小型化することができた。

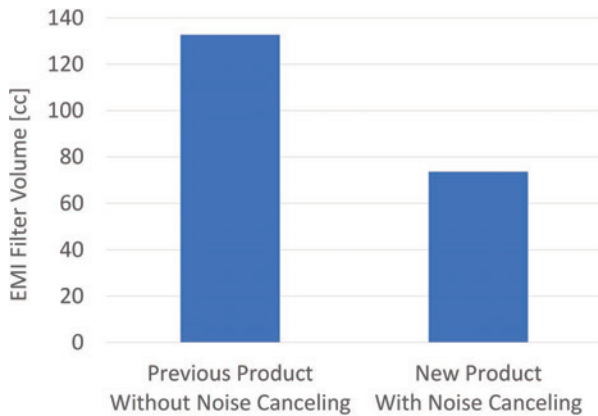


図13 現行機種と従来機種間でのEMIフィルタ体積比較

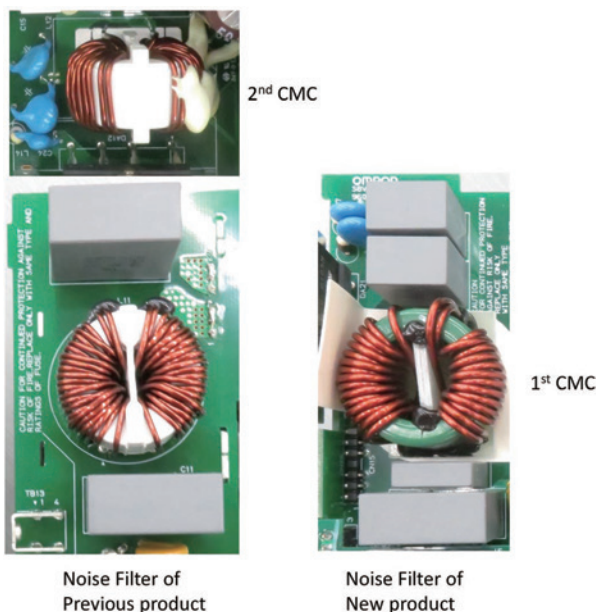
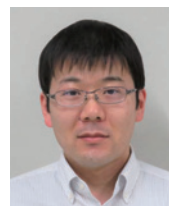


図14 実機におけるEMIフィルタ周りの写真

参考文献

- 1) パワーエレクトロニクスハンドブック編集委員会 編, パワーエレクトロニクスハンドブック, オーム社, 2010, 717 p.
- 2) Lu, B.; Dong, W.; Wang, S.; Lee, F. C. High Frequency Investigation of Single-switch CCM Power Factor Correction Converter. Applied Power Electronics Conference and Exposition. 2004, Vol.3, p.1482-1487.
- 3) Cochrane, D.; Chen, D. Y.; Boroyevich, D. Passive Cancellation of Common-Mode Noise in Power Electronic Circuits. IEEE Transactions on Power Electronics. 2003, Vol.18, No.3, p.756-763.
- 4) Schmidt, M.; Stahl, J.; Albach, M. Influence of Parasitic Effects on Passive Cancellation of Common Mode Noise in a Boost Converter. Applied Power Electronics Conference and Exposition. 2004, p.471-477.
- 5) Wang, S.; Lee, F. C. Investigation of the Transformation Between Differential-Mode and Common-Mode Noises in an EMI Filter Due to Unbalance. IEEE Transactions on Electromagnetic Compatibility. 2010, Vol.52, No.3, p.578-587.
- 6) Intachot, T.; Klungwijit, W.; Prempraneerach, Y.; Nitta, S. A Study on Common-Mode Noise Generation in Switching Circuit due to Unbalanced Characteristic. Power Conversion Conference-Nagoya. 2007, p.429-434.

執筆者紹介



大西 浩之 ONISHI Hiroyuki
 技術・知財本部 研究開発センタ
 専門：電気工学



長岡 真吾 NAGAOKA Shingo
 技術・知財本部 研究開発センタ
 専門：電気工学



財津 俊行 ZAITSU Toshiyuki
 技術・知財本部 研究開発センタ
 専門：電気工学、制御工学
 所属学会：電気学会、電子情報通信学会、
 パワーエレクトロニクス学会
 博士（工学）

本文に掲載の商品の名称は、各社が商標としている場合があります。